

臺灣二〇〇三年國際科學展覽會

科 別：電腦科學

作品名稱：智慧型控制界面系統

學 校：國立臺灣師範大學附屬高級中學

作 者：任海峽

作者簡介



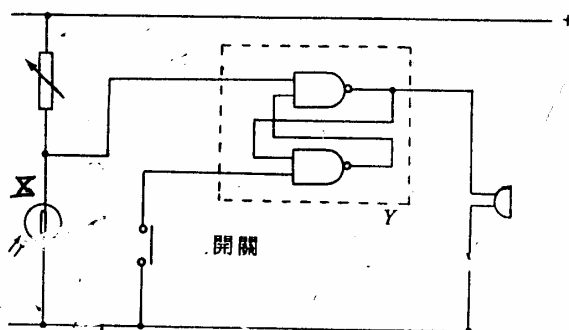
我叫任海峽

(一) 研究動機

對數位、光電的初步了解是在小三的科展，當時我是利用一個大型的凸透聚光鏡，匯聚太陽光照射在不同的金屬導線之一端，而另一端接在冰冷的地板上，用不同的金屬材料來做比較。利用微電流計測得不同的材料有不同大小的電流，而且有不同的熱量。到國中的電學時了解到電阻熱功率的關係， $P=IV$ 才知道，除非有『超傳導系統』否則任何物體必有電阻。進入國中時，在電工課程中了解了數位的控制，產生了這方面的興趣。

國中時已可純熟利用熱敏電阻及下圖所示的警報系統。當按下開關而熱敏電阻的溫度升達某一數值時，蜂鳴器便會發聲。下圖為該警報系統的電路。

圖顯示一防盜警報系統 S_1 的電路，當器件感應器 X 被盜賊的手電筒照亮時，蜂鳴器便發聲。

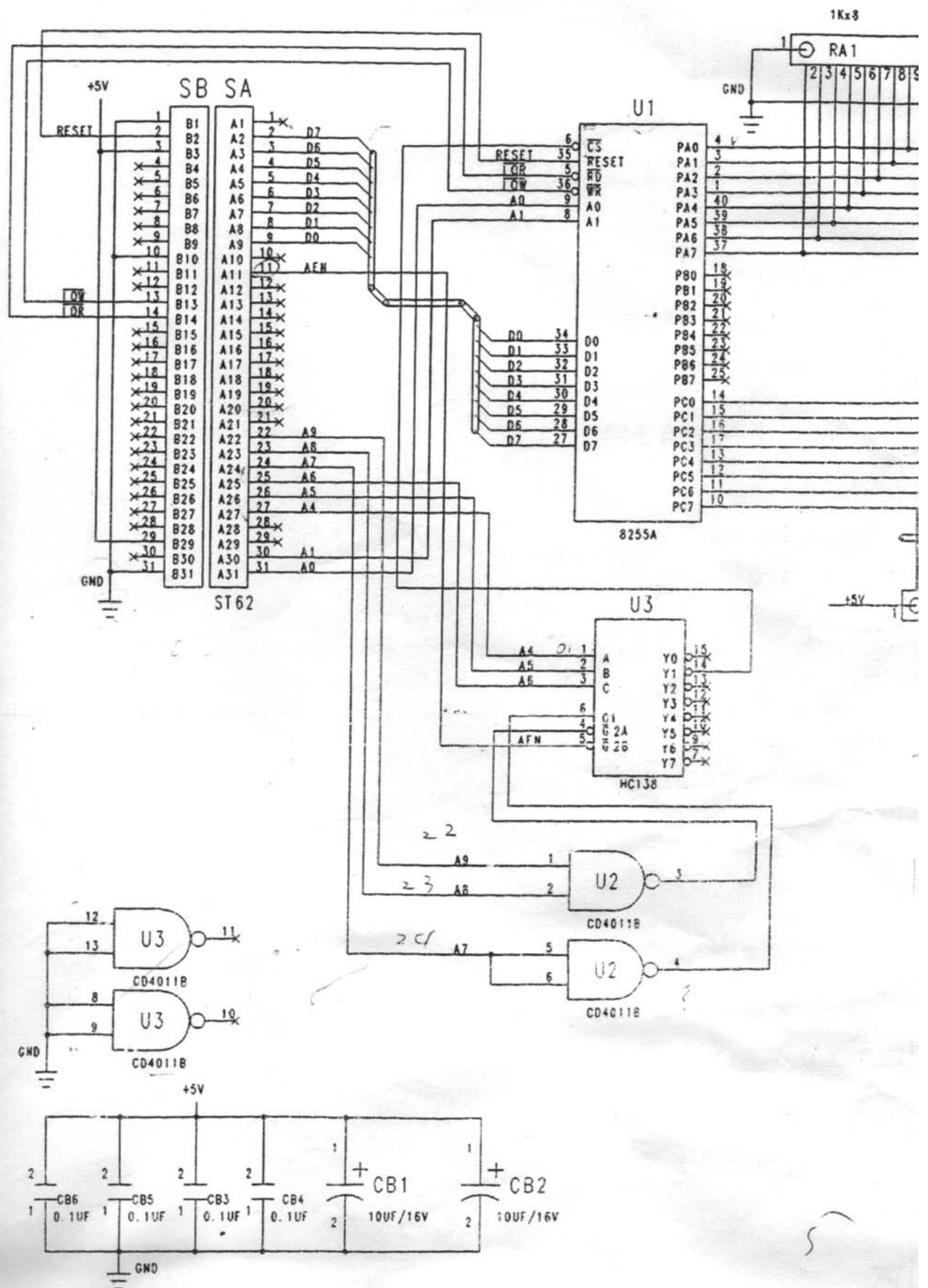


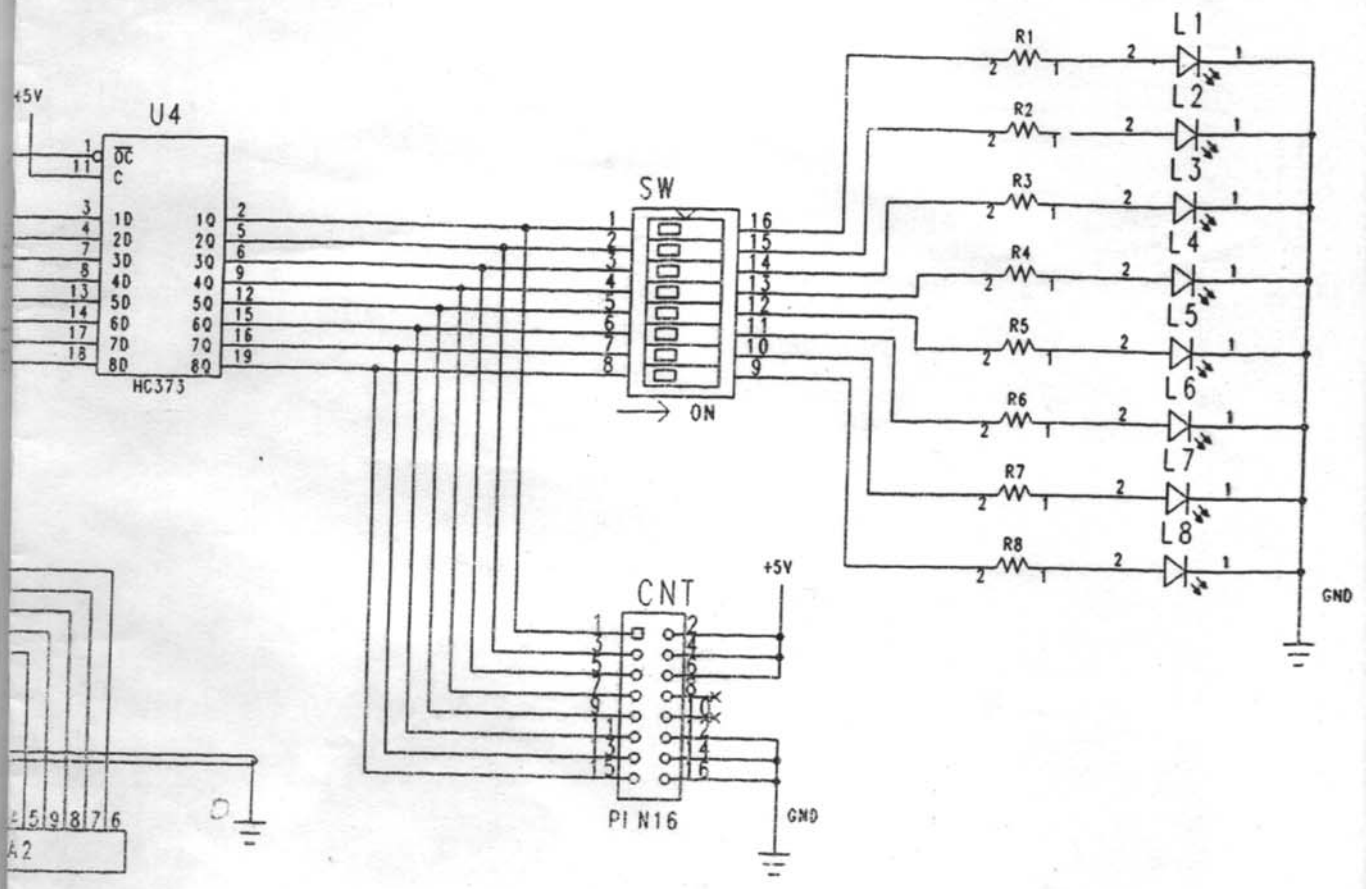
上圖顯示之防盜警報系統 S_2 其電路為元件 Y 由兩個 NAND 閘組成。

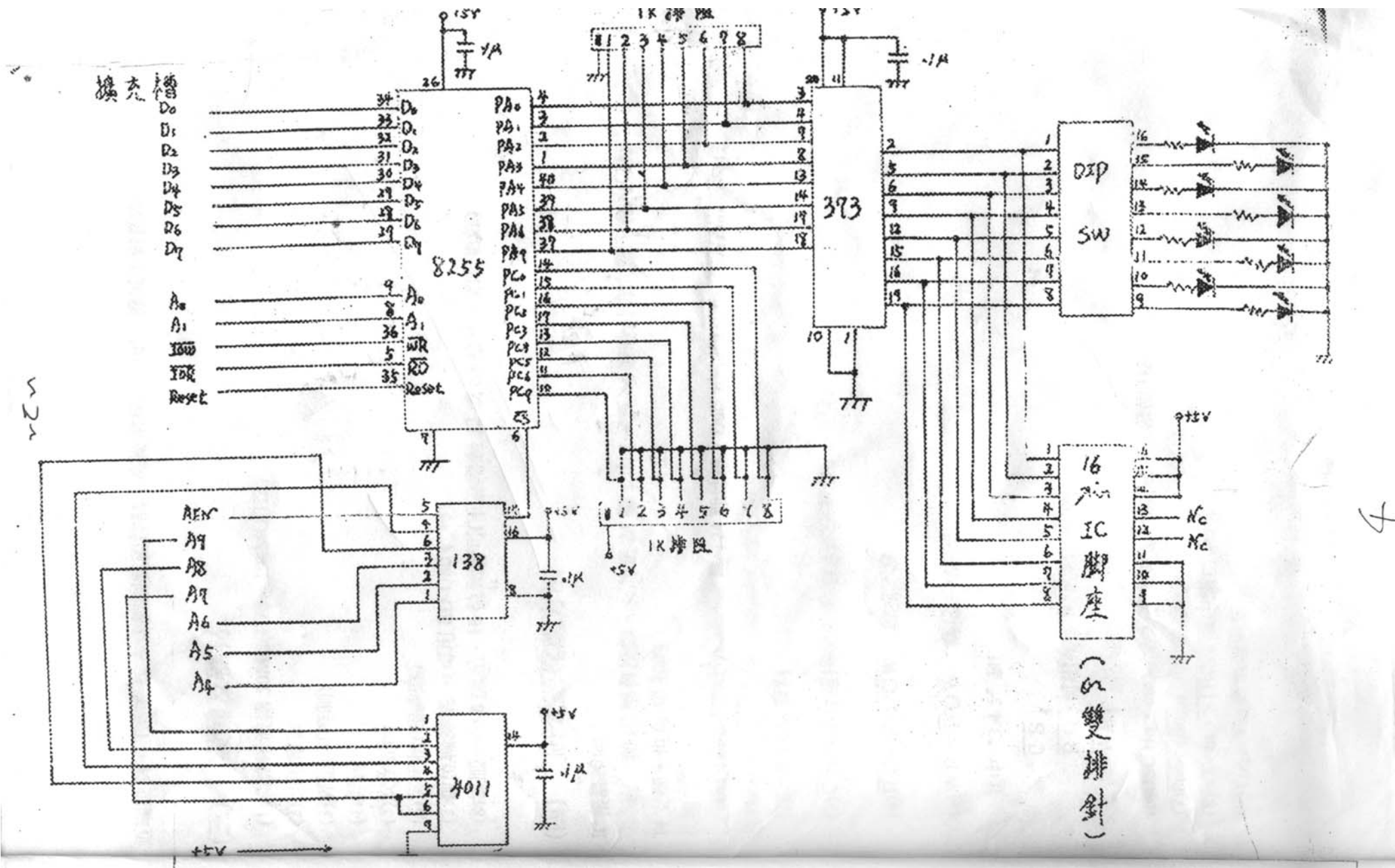
	元件 X	設定開關	蜂鳴器
第一步	照亮	開 ON	發聲

當然也可以設定未照亮時設定開關為開（ON）時之蜂鳴器狀態，及設定開關為關（OFF）之蜂鳴器狀態，又若未照亮時為 ON 之狀態。

4-10-102
15-2







(二) 研究目的

自行利用電子零件及 IC “gate” 計量設計一多工功超強的控制系統，可做遠近端控制，工作母機車床控制監視控制、高樓電梯及台車、機械手臂控制。

(三) 設備及器材

- (1)高頻示波器 50MG(HZ)~100MG(HZ)
- (2)三用電表
- (3)銲槍(可控制)
- (4)銲錫
- (5)安全插座
- (6)萬用板(測線路)
- (7)數位檢測儀—(可用 ED-U80 代替)
- (8)電腦一台 8 位元、16 位元皆可(不必用到 32 或 64 位元，如有更好)

(四) 研究過程或方法

IC 接腳說明：

每一顆 IC 都有接腳，有的是 24 腳，由 1→到 24 逆時針方向數，有的只有 14 支腳，也有 40 腳的。

代號

(1)ADDress 即 ADDress bus 線 124 地址線，Data 控制傳送也接暫存品(暫時存放 Data)

(2) \overline{D} 表 Data 資料，巴士

(3) \overline{CS} 表晶片選擇或不選(致能即啟動能)

(4) $\overline{RO} = \overline{I/O\overline{W}}$ 讀或不讀

(5) $\overline{WR} = \overline{I/O\overline{W}}$ 寫或不寫

其中 “3.4.5” 即

$$\left. \begin{array}{l} \overline{CS} \\ \overline{RO} \\ \overline{WR} \end{array} \right\} \text{可起來是 IC 的控制信號}$$

(6)OSC (in, out)，表振動頻的輸出或輸入，單位 HZ

(7) $\overline{Power\ down}$ ：開機或關機

(8)inT out， \overline{STBINT} 表中斷信號

(9) V_{DD} ， V_{SS} 表電源供應

才舉一個 IC 的列子 “8167”

8167 接腳圖：

接腳介紹：A 指 ADDRESS

1.A ϕ ~ A4：因有 24 個暫存器，故須 5 條位址線

2.D4 ~ D7：資料巴士

3.CS：晶片選擇(致能)
RD：I/OR
WR：I/ON

} 控制信號

4.OSC IN，OSCOUT：接上 32.768KHZ 之 X”LAT 產生振盪頻率

5. $\overline{\text{Power DOWN}}$ ：當外部電源關閉時，須通卡 08167 關閉 I/O RW 等動作，避免錯誤的資料寫入

6.INT out， $\overline{\text{S T B2N T}}$ ：中斷

7.V_{DD}，U_{SS}：電源供應

CPU 的 Timer 與 IC 也要能夠匹配

一般在 IBM 系列的 PC 中，Timer 位址有三個，分別為：

240H
340H
2C ϕ H

} H 表十進位

換算成電腦語言為：2 $\overline{4}$
2 $\overline{2}$ — 0

{
2 4 ϕ
0010 0100 $\phi \phi \phi \phi$
3 4 ϕ
0011 0100 $\phi \phi \phi \phi$
2 C ϕ
0010 1100 $\phi \phi \phi \phi$

C → 2 $\overline{12}$
2 $\overline{6}$ — 0
2 $\overline{3}$ — 0
1 — 1

1100 即 $2^3 + 2^2 = 12$

(五) 研究結果

作品設計過程：

作品設計分兩個部份

(A)為線路設計(前面已說明，現將各接腳做一連接)

(B)程式設計為本研究的結果

首先說到線路設計

前面說明我們取用 8255IC “GATE”

這 IC 共有 40 支腳位，當 PATE 由中央系統送入 $D_0, D_1, D_2, D_3, D_4, D_5, D_6, D_7$ 分別是由 8255 的第 34, 33, 32, 31, 30, 29, 28, 27 腳輸入。

由第 5 腳的 RD/F0 第 36 腳 WR/I0, 35 腳做 ROSET 重置，第 8、第 9 腳做 $A_1(ADDRESS_1)A_0$ ，第 6 腳做 CHOSE SELOCT(選擇) \overline{CS} ，第 1, 2, 3, 4, 40, 39, 38, 37 腳做 ADDRESS，同時分別接到 3733ATE 的 3, 4, 7, 8, 13, 14, 17, 18 腳上和一個 8PINIK 的排阻上。

另外 8255GATE 的 10, 11, 12, 13, 14, 15, 16, 17 也接在 1K8PIN 的排阻 8255 是 4/1 第 6 腳的 \overline{CS} 選擇，74138 做解碼器接在 138 的 14 腳，又 8255 的第 7 腳接地(G) “0” 26 腳接由 +5V。

解碼器 138 為 14 腳的 IC DATE，他的第 16 腳接 5V(“1”)，第 8 腳接地 “0” 他的第 1, 2, 3 接 ADDRESS4, 5, 6，而 ADDRESS7, 8, 9 是由 4011 的(5, 6)腳接地 “0” 是 14 隻腳的 IC GATE。

373 由 8255 經 ADDRESS 送 373 接線分別由 8255 的 3, 4, 3, 2, 1, 40, 39, 38, 37 進 373 的 3, 4, 7, 8, 13, 14, 17, 18 進入，再由 373 的第 2, 5, 6, 12, 15, 16, 19 將信號送由列 DIPSWC 這是一組 16PIN 的 IC 開關接到 PIP 的 1, 1, 23, 4, 5, 6, 7, 8 腳是再由 16PIN 的 PIP, 16, 15, 14, 13, 12, 11, 10, 9 送出信號，如果還要擴接功能可以再接一組，16PIN 的 IC 座接腳位置與上同。

下面我們將整個線路的(A)平面圖繪在一大張平面上分正面與反面，及擴張功能的 B 板平面圖也繪出來供參考。

B 的程式設計就是這個控制介面的目的，當我透過不同的程式，就能達到我們不同的目的，他可以讓我們隨心所欲，這也是整控制介面的最大目的。

(六) 討論

在我們做控制介面測試的時候，最大的困境往往是用到的被測母機，有的是很貴重，或是笨重，無法析解，或是不能析解，故介面做好要做測試，如果目標選不對要找到介面的 Bwg 往往是很困難，不過通常我們可以用家中的印表機做為測試介面的代用器材。

基本上 ZBM—PC 的儀器介面在 RS—232 的四個 PUT，他的解碼位址在：

3F8H→COM₁

3F8H→COM₂

3E8H→COM₃

2E8H→COM₄

在 WIN 系統中，定義成 COM₁，COM₂，COM₃，COM₄

當 POWE ON 時，BIOS 會去自動偵測這四個地址。

在 WIN 中 C 往 WIN 已包含了過去的 DOS，可以 RUN DE BUG`enter`—D40
= ϕ `enter`

COM₁ COM₂ COM₃ COM₄

I/O 3F8H 2F8H 3E8H 2E8H

(七) 結論

自動控制的介面設計是一個很 很有趣，而又有未來的 E 世代 “0” “1” 遊戲。

但基本上某些位址的硬體佈線匹配 CPU 是很重要的。

例 IBM 810 系列其 I/O R，I/O W 是否接腳有空焊斷線，IC 是否完好，解碼是否正常(可查 CS)，暫存器的 I/O 是否正常(查 252H)，在週期為 1/100(或是 1/1000)CYCLE 時讀 DATA 的 MEMORY 是否空間足夠滿足(註：一個位元管一個暫存器)

在檢測 INTER RUPT 時要注意，它的 30 腳，ADDSESS 在 3F9 的暫存器可控制(有 Hi 及 L₀)它的 31 腳(out2)在 3fc 的 b3 控制故：

—03FC，8`enter`(31 腳彎 L₀)

—03F9，F`enter`(30 腳彎 L₀)

—03F9 ϕ `enter`(30 腳彎 L₀Hi)

通常我們也檢測 RS232 儀器接口的 RTS(request to send)

→CTS(clear to end)發送請於發送暢通

→RLST(Data carrier detect)資料載波檢測

→RI(ring indicator)響鈴指示器

量 Sout(transmit slot)資料輸出

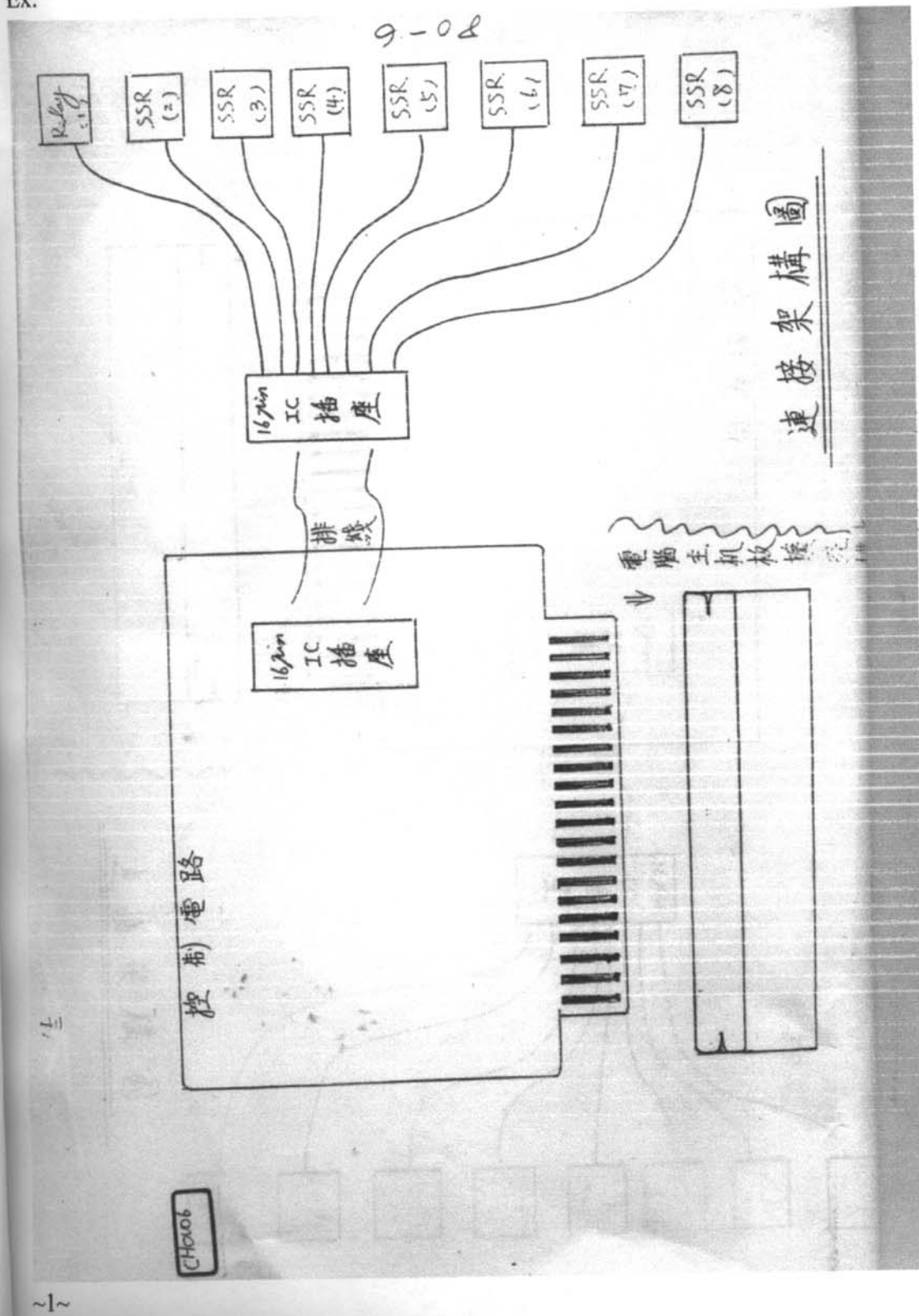
量 SIN(receive data)資料輸入

量 DTR(data terminal ready)資料修端機就緒

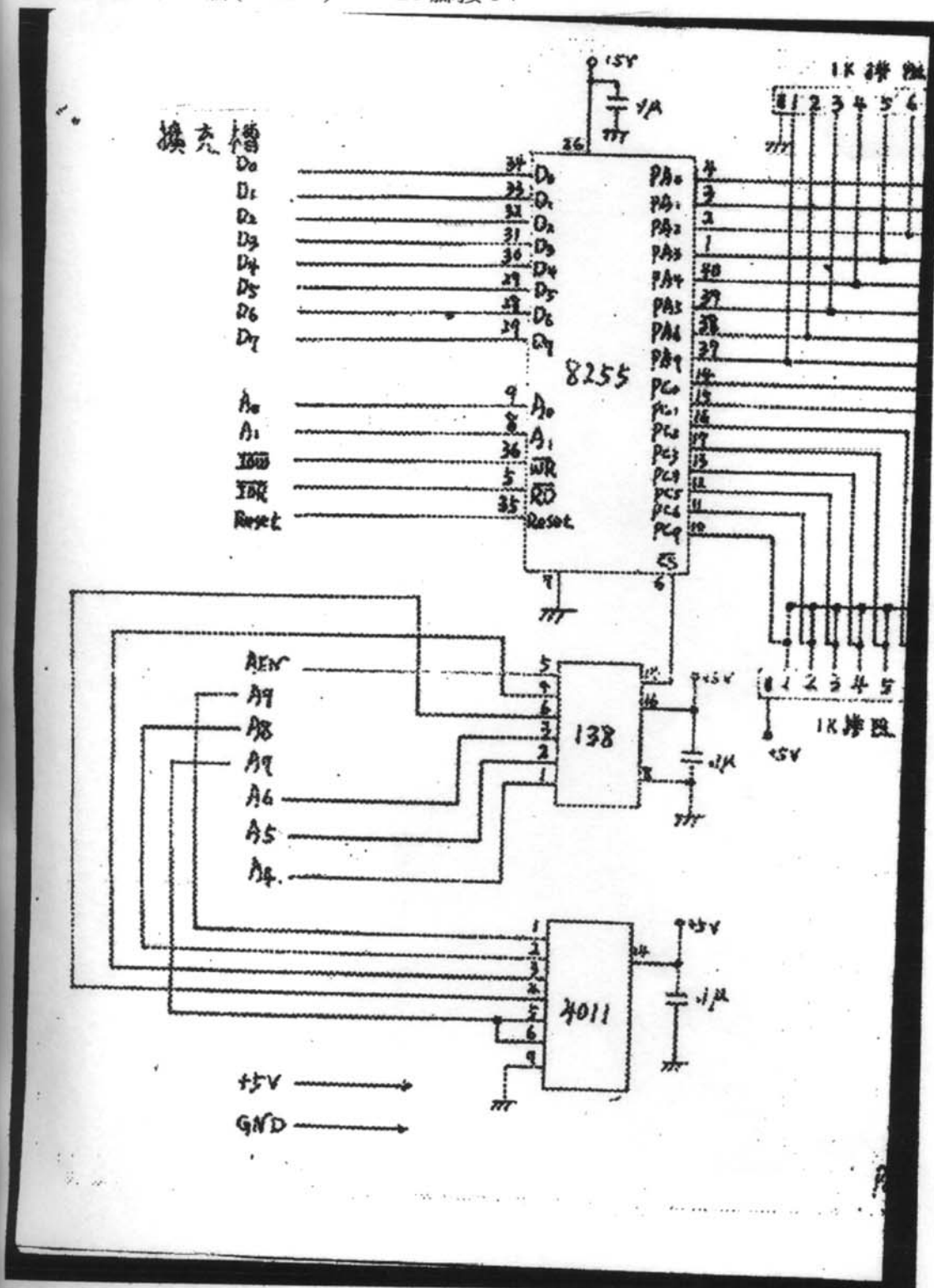
—03FC, ϕ ←DT 只在 3FC 的 b_4
 量 DTR 是否為 1
 量 DSR 是否為 1
 —1 3FE DSR 在 3FE 的 b_5
 看 b_5 是否為 ϕ
 —03FC, 1 將 dtr 設定成 1
 量 DTR 是否為 ϕ
 量 DSR 是否為 ϕ
 —I3FE 看 SR 否為 1
 看 b_5 是否為 1
 —03FC, ϕ RTS 在 3FC 的 b_1
 量 RTS 是否為 1
 量 CTS 是否為 1
 量 RLST 是否為 1
 —I3FE 看 CTS, RLST 是否 ϕ
 看 b_5, b_7 是否為 ϕ
 03FC, 2 將 RTS 設定 1
 量 RTS 是否為 ϕ
 量 CTS 是否為 ϕ
 量 RLST 是否為 ϕ
 —I3FE 看 CTS, RLST 是否 1
 看 b_5, b_7 是否為 1

這是一套智慧型的應用介面系統，從線路系統就可以很清楚的明瞭它的硬體設計。下面線路途中介面卡接在擴充槽上...Mic computer CPU 的 D0~D7 分別由介面 8255 的 34~27 號腳輸入。A0、A1 由 8255 的 8、9 兩腳輸入。IOW、IOR 由 8255 的 5、36 兩腳輸入。Reset 由 8255 的 35 腳輸入。

Ex:



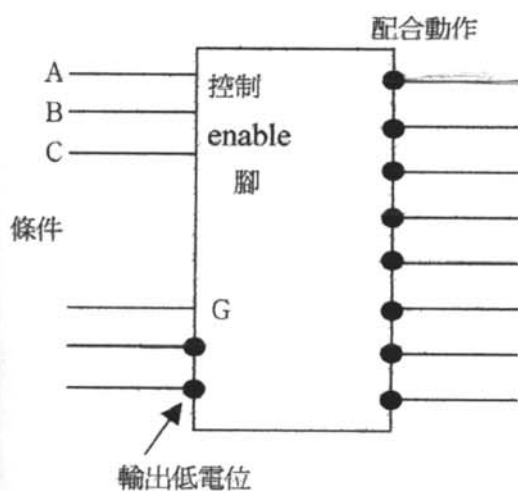
8255 的迴路在 7 腳(Ground)"0", 26 腳接 5V



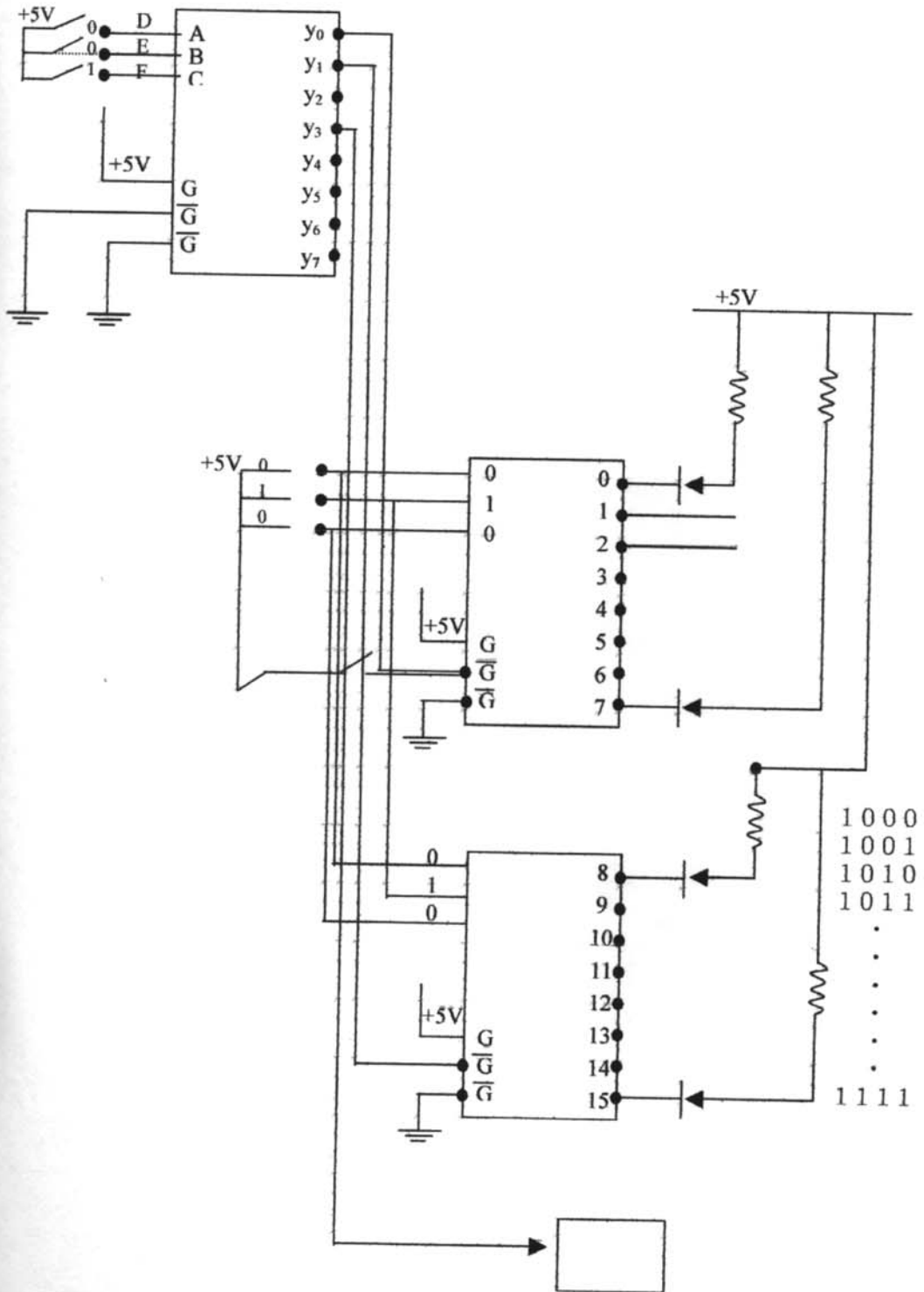
Cs(choice select) 低電壓接在 6 號腳而由 138 作解碼器來控制。
138 的參考資料如下：

ENAHLE 致能驅動	IN PUT	OUT PUT
GGG	C高BA低	Y ₀ Y ₁ Y ₂ Y ₃ Y ₄ Y ₅ Y ₆ Y ₇
0XX	X X Y	1 1 1 1 1 1 1 1
X1X	X X Y	1 1 1 1 1 1 1 1
XX1	X X Y	1 1 1 1 1 1 1 1
100	0 0 0	0 1 1 1 1 1 1 1
	0 0 1	1 0 1 1 1 1 1 1
	0 1 0	1 1 0 1 1 1 1 1
	0 1 1	1 1 1 0 1 1 1 1
	1 0 0	1 1 1 1 0 1 1 1
	1 0 1	1 1 1 1 1 0 1 1
	1 1 0	1 1 1 1 1 1 0 1
	1 1 1	1 1 1 1 1 1 1 0

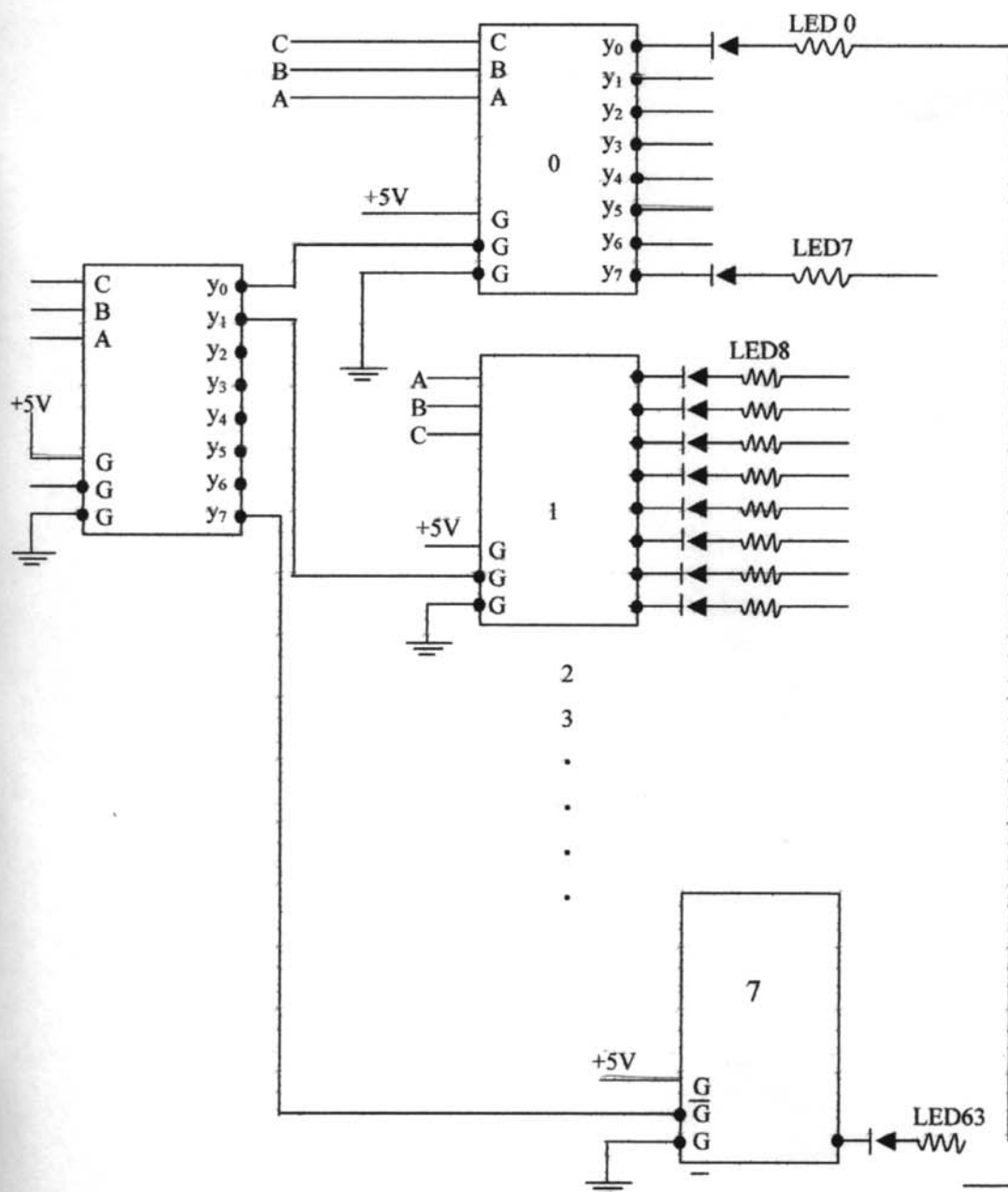
備註：要在低電位時才能動作。



以一顆 74138 來做選擇控制



74138 的應用



$$32 + 16 + 8 + 4 + 3 + 2 + 1 = 63$$

$$2^5 2^4 2^3 2^2 2^1 2^0$$

F E D C B A

0 0 0 0 0 0

0 0 0 0 0 1

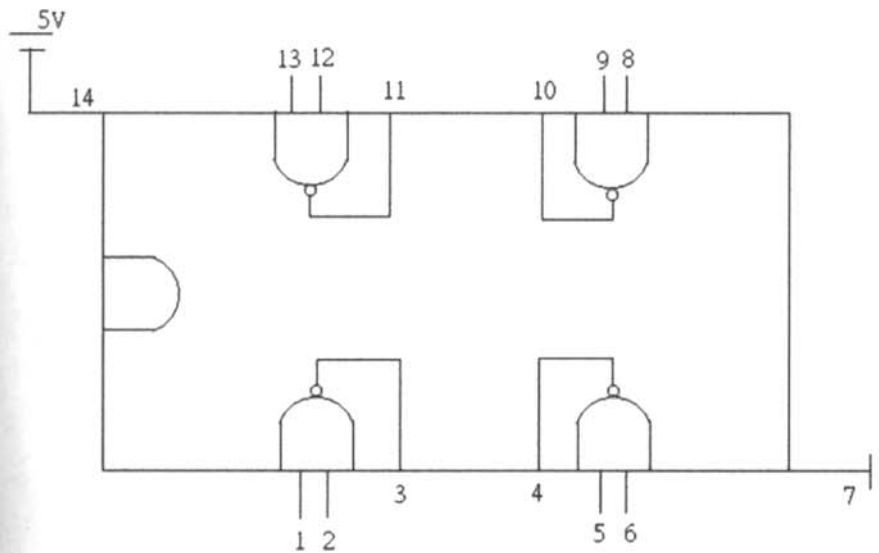
0 0 0 0 1 0

:

:

:

138 的 1、2、3 腳由 CPU 經擴充槽往 27、26、25 腳接通。A4、A5、A6(提供 8 種輸出)138 的 5 號腳 AEN 接擴充槽的第 11 腳(A11)。138 的第 4、6 腳分別接在 4011 的 3、4 腳(L0)。而 4011 為此十四支腳的邏輯運算控制 IC。共有四組 NAND gate。

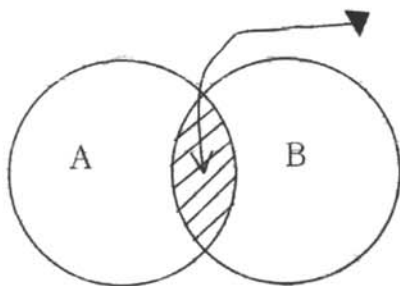


CPUC (中央處理系統)

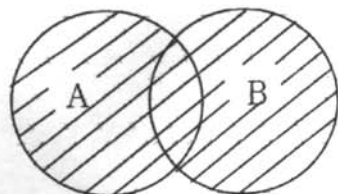
供包含了控制單位系統與算數邏輯系統

其中能夠處理算術邏輯功能有：

- (1) 執行算術運 $A+B$
- (2) 執行邏輯運算 $AND (A \cap B)$



(3) 執行邏輯運算 OR ($A \cap B$)



(4) 執行邏輯運算 XOR ($A \oplus B$)

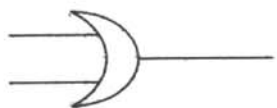
邏輯閘 (gate)

配合

線路使用

有三個重要的 “gate”

(1)



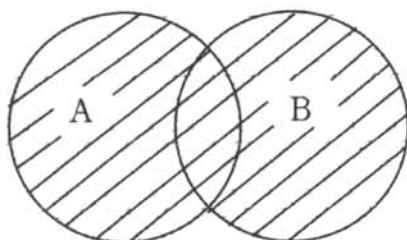
或閘

即 on gate

有一個成立即成立

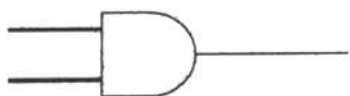
(至少一個以上)

∴取聯集或



$A \cup B$

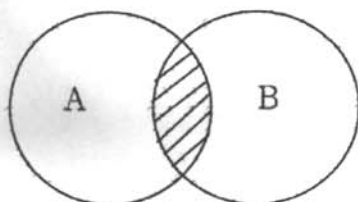
(2) 且 (及) 閘即 and gate



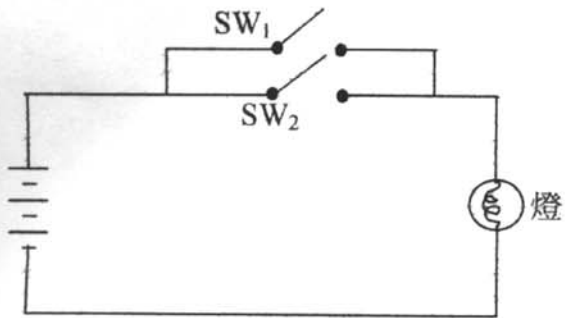
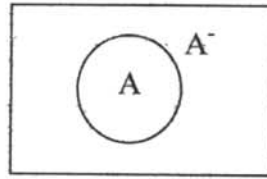
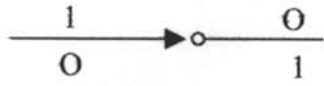
需兩個同時成立才能成立

有一不成立即不成立

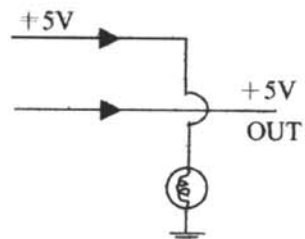
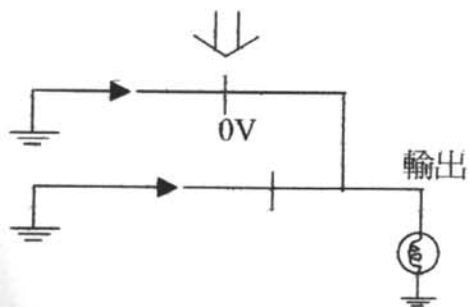
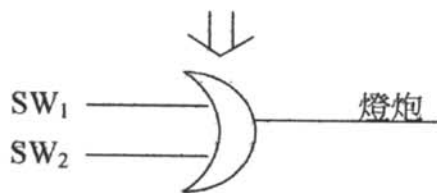
$A \cap B$



3) 反向器 $A \sim$



SW ₁	SW ₂	燈炮
○	○	○
○	1	1
1	○	1
1	1	1

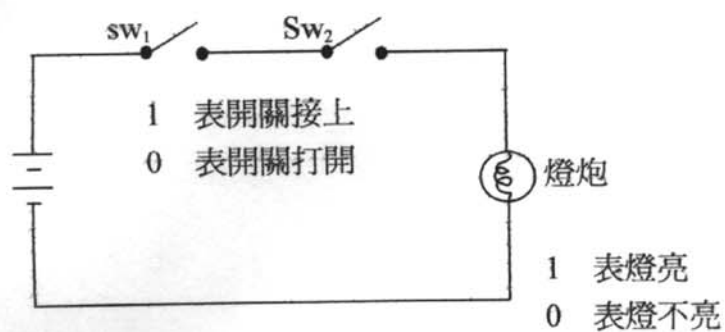


“and gate”

“及閘”



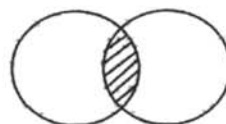
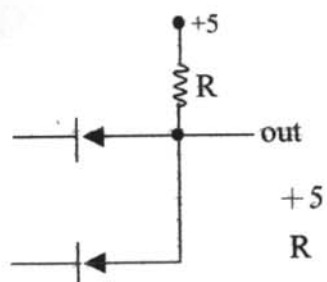
$A \cap B$



SW ₁	SW ₂	燈炮
○	○	○
○	1	1
1	○	1
1	1	1

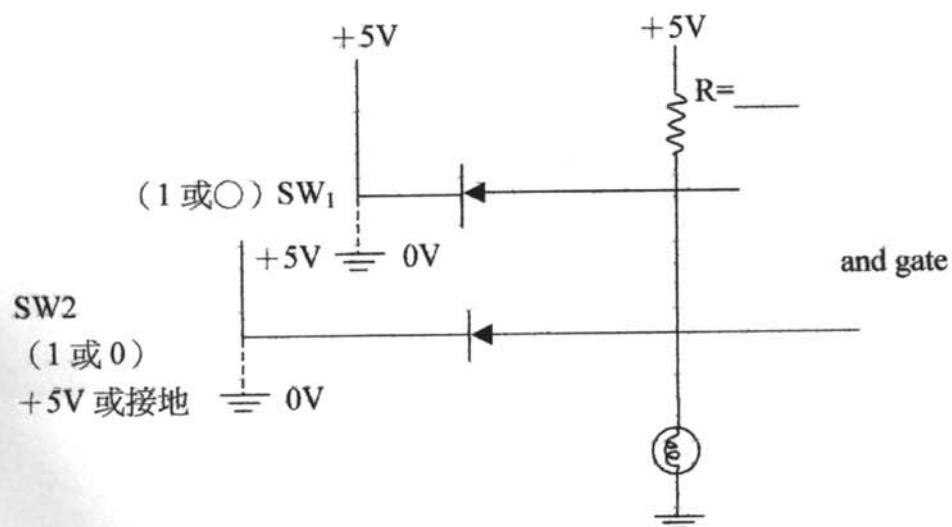
簡寫成

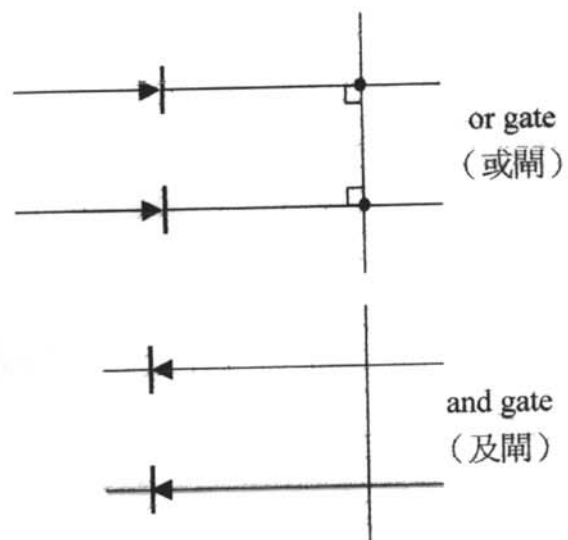
A	B	out
○	○	○
○	1	1
1	○	1
1	1	1



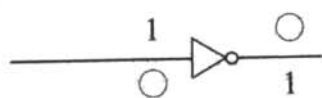
out

簡圖



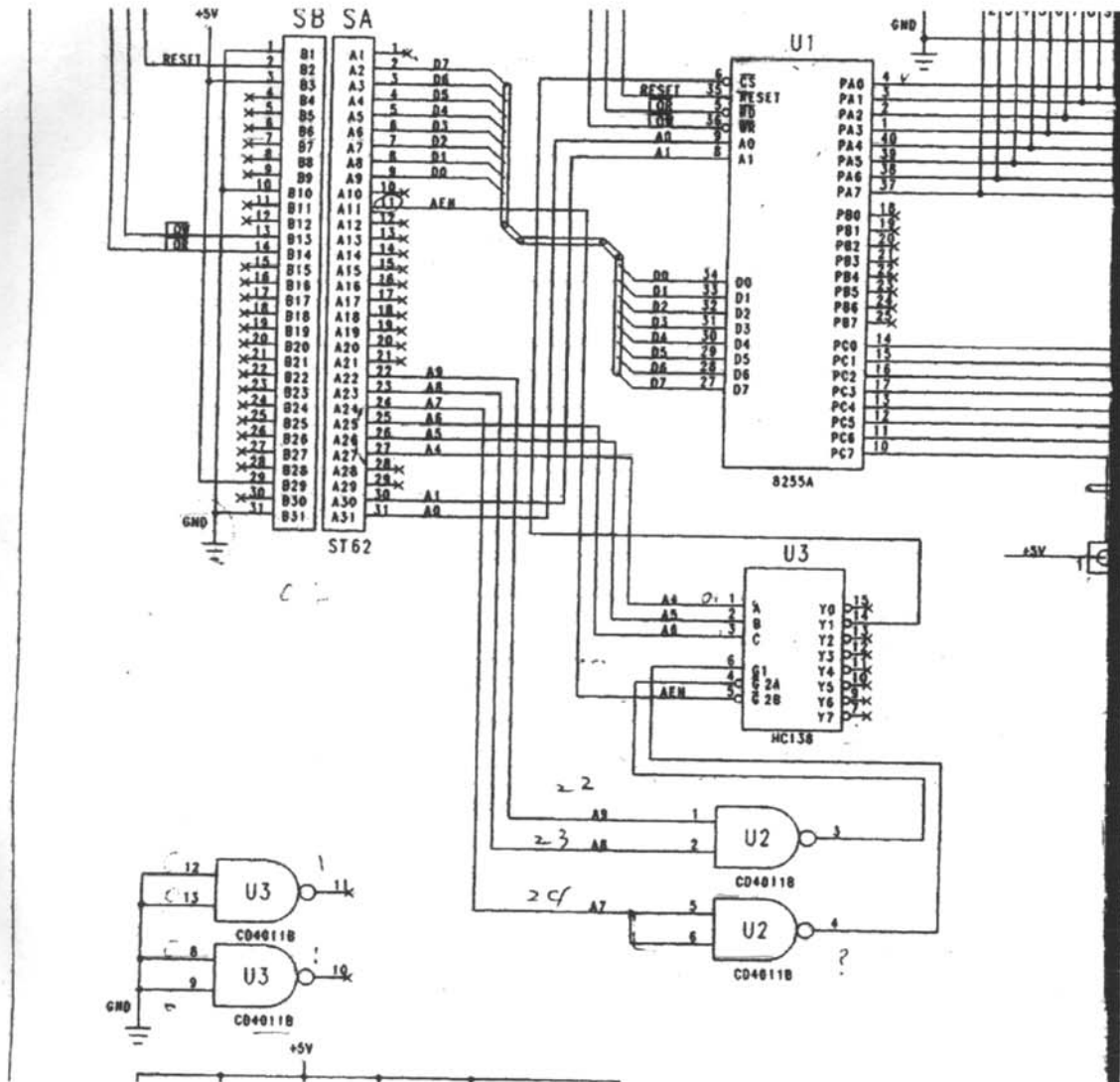


反向器



SW ₁	燈炮
○	1
1	○

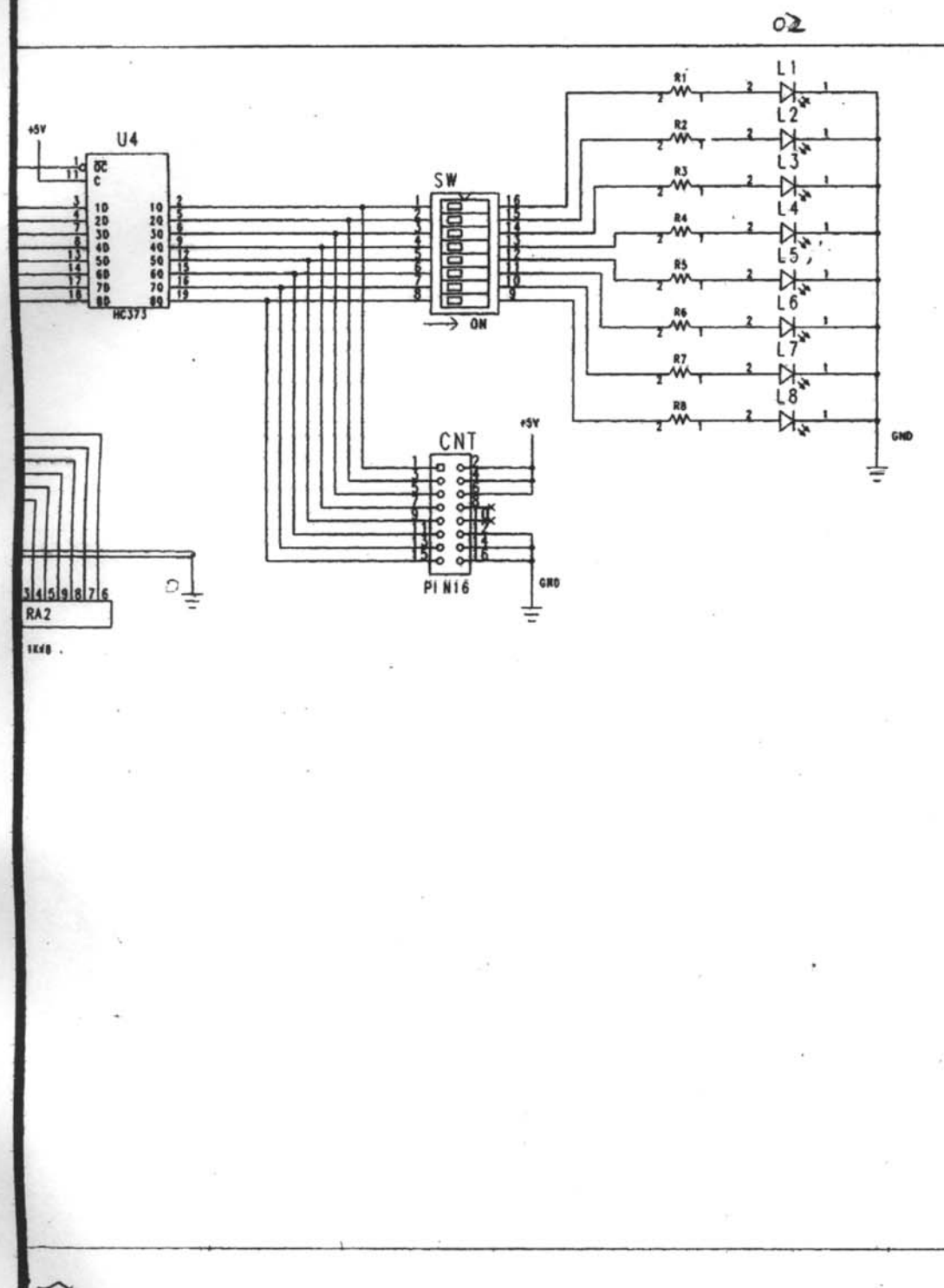
使用了 4011 中兩組 NAND gate 即 1、2、3、4、5、6 號腳。第 7 腳接地(0)，第 14 腳接 5V(I)。第 1、2、5、6 腳由擴充槽 22、23、24 腳輸入 A9、A8、A7。



~11~

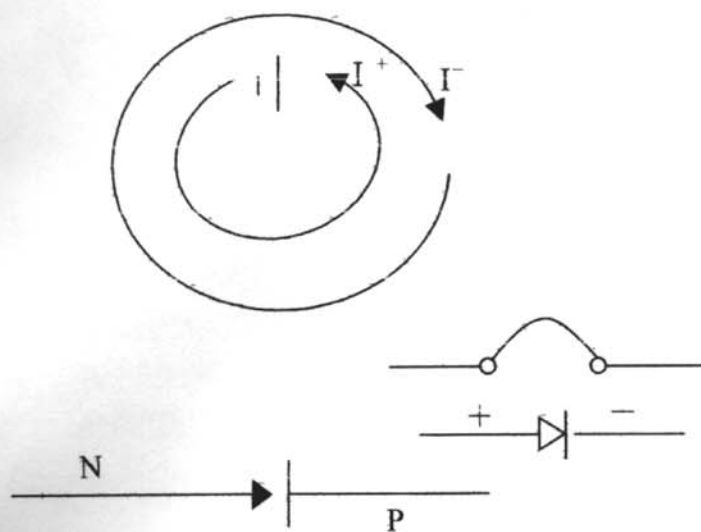
由 8255 的 4、3、2、1、40、39、38、37 號腳接 373 的 3、4、9、8、13、14、17、18 號腳，再由 2、5、6、9、12、15、16、19 號腳接到開關(DIP SW)做成一

個完整的控制系統。見下圖：

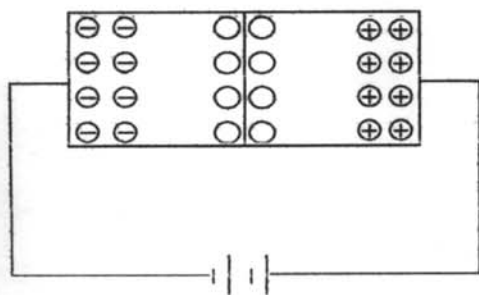
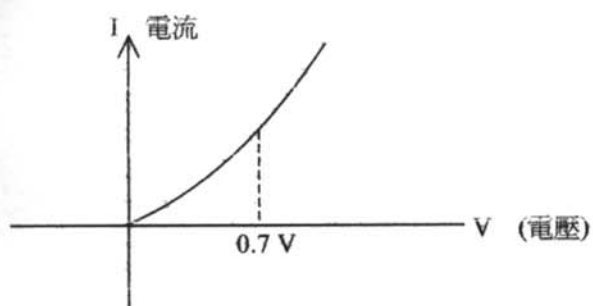


由 4011 的 8、9 腳進至第 10 腳的「否」，接一個二極體用來做 ON，OFF 中的 OFF。

~12~

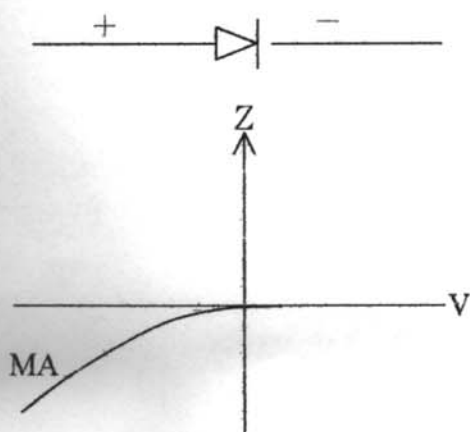


順向偏壓可導電



法：I+走向 \ominus 區電子中斷

\therefore 不可導電逆向偏壓



註：LED 為

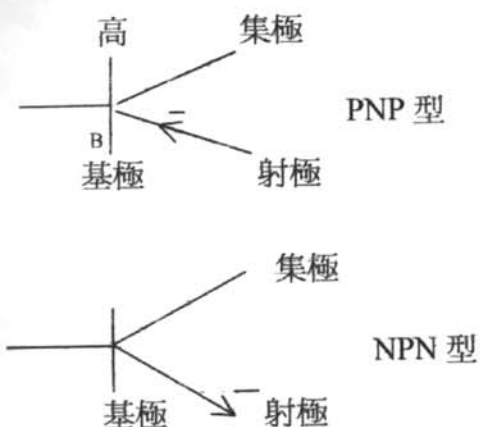
發光之二極體

電晶體為由射極將射出之

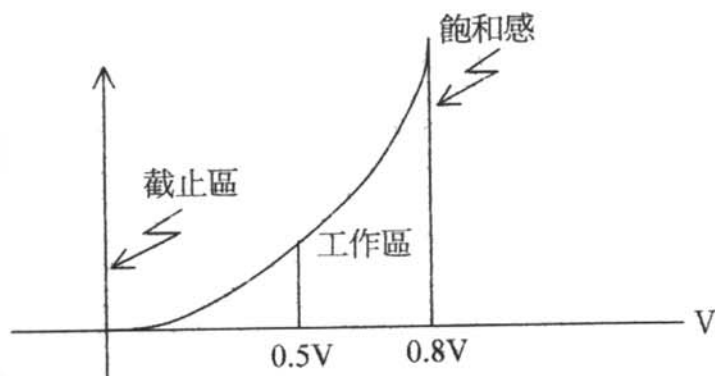
電子射出而由基極控制集

極收集射極出之電子

電晶體之得號：

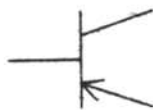


電晶體在工作還當放大器用
至截止還或飽和還當開關用

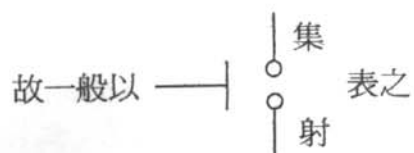
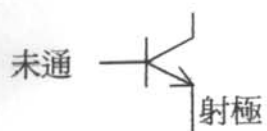


即當輸入高電位時
如 PNP 如同接通
開關

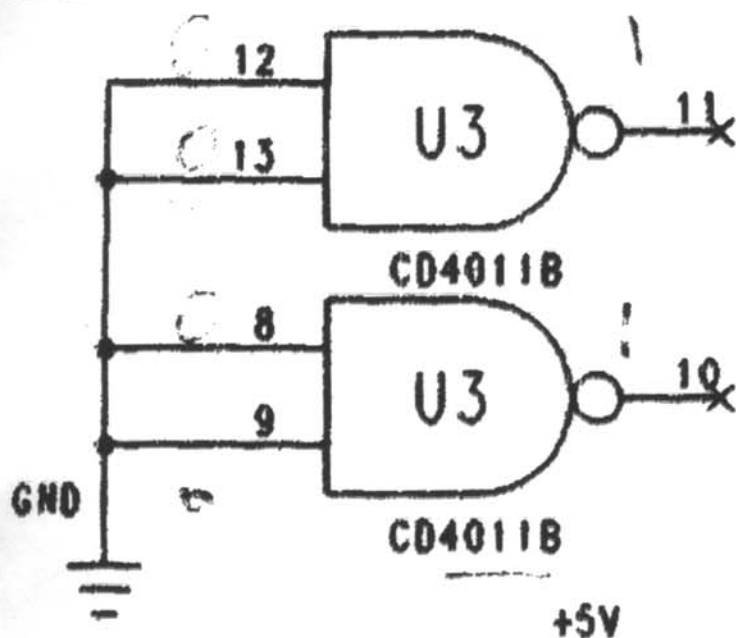
當輸入低電位時



如同沒接通，即 NPN 型



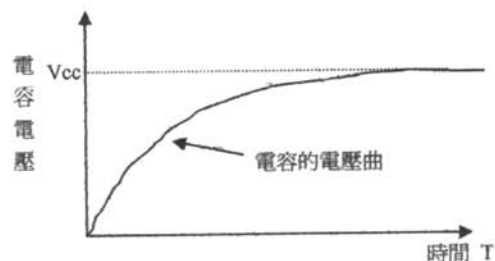
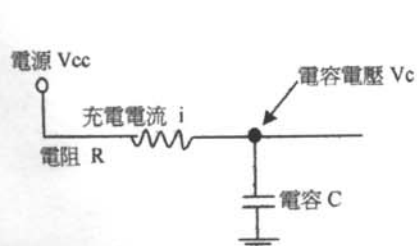
4011 的 8、9、11、12 號腳的輸入輸出 I/O 接在二極體上表成一 ON、OFF 開關。圖中，第 10 腳接在低電位上，故為斷路。同樣，1、2、13 腳輸入，第 11 腳輸出為低電壓。



故由 4011 做邏輯運算，又在控制介面上，4011 的 11 號腳接在二極體上，又有一組保護用電容及電阻器，避免瞬間湧入過大電流。

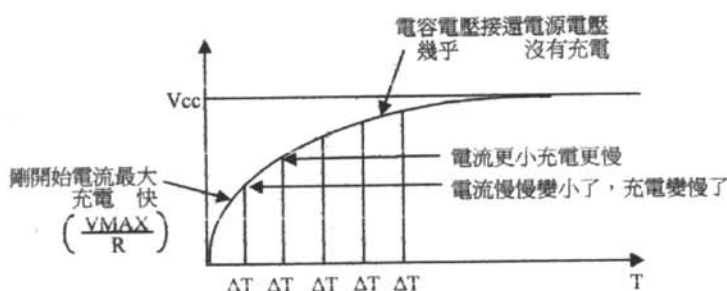
參考：

1. 電容充電曲線



①歐姆定律： $I = \frac{V}{R}$ ，庫倫定律 $Q = IT$ ， $Q = CV$

在上圖知道，起始的時候，會有一個充電電流，經過電阻 R ，而向電容 C 充電。而此充電電流在電阻 R 之電壓，除以電阻 R 之阻值，為此充電電流。而在電阻之電壓為電源電壓扣去電容電壓，而在起始狀態下，因電容沒有儲存任何電荷，而電壓為 0。故電阻用壓就是電源電壓 V_{CC} ，而此時充電電流為 V_{CC}/R ，為最大之充電電流。當經過了 ΔT 的時間後，在電容所儲存的電荷為 $i(V_{CC}/R) \times \Delta T$ ，因此在電容上會有電壓 V_C (電容上之電荷/ C)。經過了 ΔT 之後的電阻上電壓會下降一些，因為電容兩端已有 V_C 之電位存在。故此時電阻上之電壓 $V_R = V_{CC} - V_C$ 而充電流也減少了 $(V_{CC} - V_C)/R$ ，每經過 ΔT 秒後，電容電壓會因充電而使電位上昇一些，而電阻之電位也因電容充電而下降一些，相對的電流也越充越小。到最後，電容上之電壓和電源電壓相等時，電阻上的電壓為 0，沒有充電電流，亦不再向電容充電。



那麼 V_C 的充電，在任一時間裡， V_C 之電壓到底是多少呢？

我們電容充電的公式知： $V_C = V_{MAX}(1 - e^{-\frac{t}{RC}})$

當 $t=0$ 時， $e^0=1$ ，則 $V_C=0$ ，當 t 很大很大，則 $e^{-\infty}=0$ ，則 $V_C=V_{MAX}(1-0)$ 公式驗證頭尾沒錯。

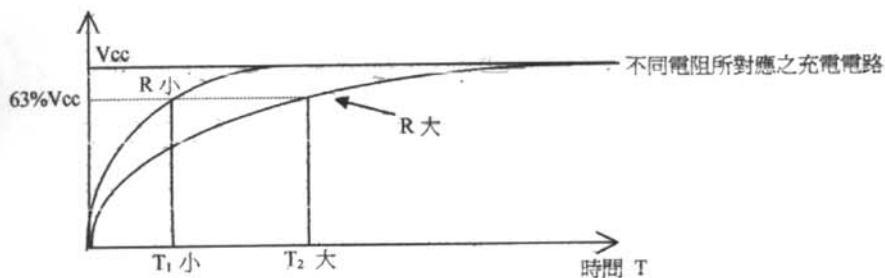
因此若 t 的時間為 R, C 之值時，則 $V_C = V_{MAX}(1 - e^{-1}) = 0.63V_{MAX}$ 即當時間為

RC 時可充電到 63% 的電壓，此 RC 值稱之 RC 時間常數另證： $I = \frac{V}{R}$ ①， $Q = IT$

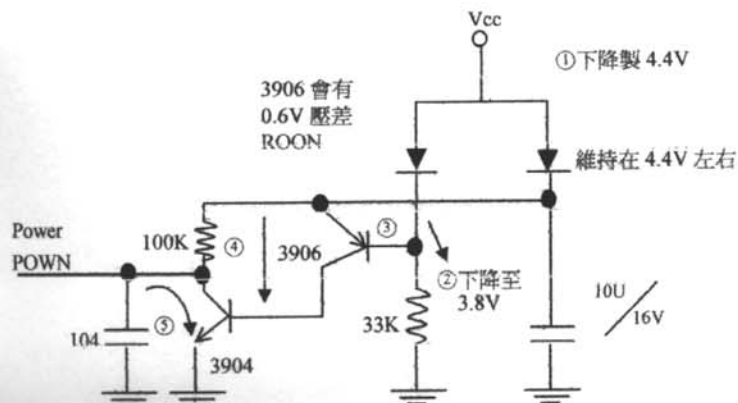
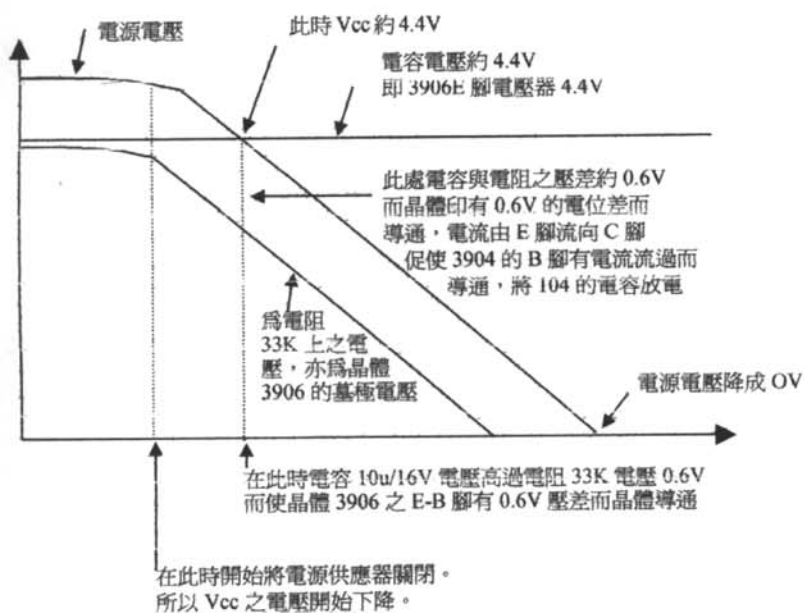
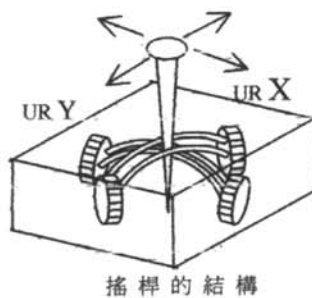
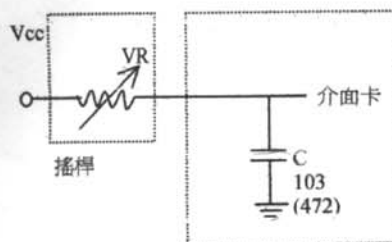
②， $Q = CV$ ③，由②及③知 $IT = CV \Rightarrow T = C \cdot \frac{V}{I} = R$ ，所以 R, C 為時間常數。

2. 搖桿的工原理

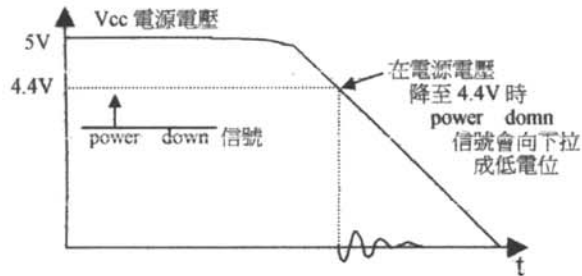
我們上述知，當電容上之電壓要到一固定 $63\%V_{CC}$ ，所須的時間為 RCC 固定，若 R 大時，我們知道向電容充電之電流會較小，所以要充到 63% 的時間會較長，當 R 小時，則充電電流大，則充到 $63\%V_{CC}$ 之時間會較短。 ~16~



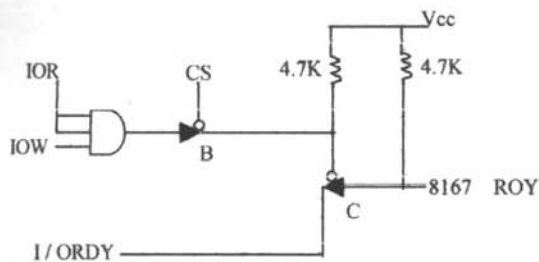
我們利用 RC 時間常數，當改變電阻 R 時，即可得到不同的時間值，這就是搖桿的基本理論。



- ④會有一個電流入入 3904 的基極
- ⑤電容 104 會因電晶體 ON 而放電



I/O RDY：依據 8167 的 DATA BOOK 記載，8167 的一筆資料存取，最大存取時間會達到 1050ns，故須要 I/O RDY 信號，確保主機板抓取資料的正確性。但因主機板插有許多介面卡；而有部份介面卡亦須使用 2/O RDY 信號。例如 VGA，MGP 等顯示介面卡。因此使用 2/O RDY 時，不可以用邏輯閘去推 I/D 信號，必須使用集極開路(OPEN COLLECT)或三態來趨動 2/O RDY 信號。



在 C 的三態是控制 2/O RDY 的信號是否須要拉成低電位。輸入部份是 8167 的 RDY 信號。在控制部分是 $\overline{I/O R}$ 或 $\overline{I/O W}$ 其中一個為低電位且致能解碼到(CS 為低位)，則 8167 的 RDY 被可被送出控制 2/O RDY 信號。

INT， $\overline{S T B 2 N T}$ ，中斷向量，在 IBM PC 上 TIMER 8167 不使用中斷向量，故

INT 及 $\overline{S T B I N T}$ 兩個中斷向量被空接了。

8167 的解碼位址：240H~25FH(C S 為 L_0)

8167 的操作：

假設 8167 是被裝在 240H 的 2/O 位址上。並且我們有 DOS3.3 的 TIMER 程式。首先必須澄清的是 TIMER8167 定為 XT 所設計的時間介面卡，在 AT 上是不可以 RUN 的。因為 AT 上有 146818 的 RTC 存在，所以 AT 上是不必有 8167 這樣的 TIMER。但我們希望 8167 也可以在 AT 主機板上執行 TIMER 程式，所以要對 TIMER 程式稍做修改。

首先確定碟上有 DEBUG 及 TIMER 這兩個程式

C:\DOS\>debug Timer.com

所需基本電學，原理、材料、材料單位，這裡我們僅談幾個基本名詞和定理。

1.庫倫：指電子或電荷的帶電量單位。

2.電場強度，指正電荷在電場內所受的力。(單位伏特／米)

3.電壓：指將正電荷的點，反著電場方向所做的功(單位伏特， $V \equiv - \int_{x_0} E dx$ ，E 電場強度)

4.電流：指一導體在單位截面積所通過之電荷數量(單位安培 $I = Q/T$ ，Q 電荷量庫倫，T 時，I 電流)

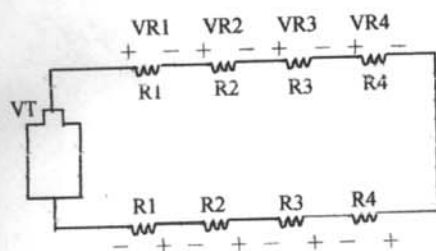
5.電阻：單位歐姆($R = P \cdot \frac{L}{A}$ ，P 電阻係數，A 截面積，L 長度)

6.電容：單位法拉二片平行板，容電裝置

7.電感：單位亨利

8.歐姆定律： $V = IR$ ，在電阻上之電壓降為該電阻之歐姆數乘上電流。

9.克希荷夫電壓定律：壓升等於總壓降串聯電路中，之流過電流均相等。

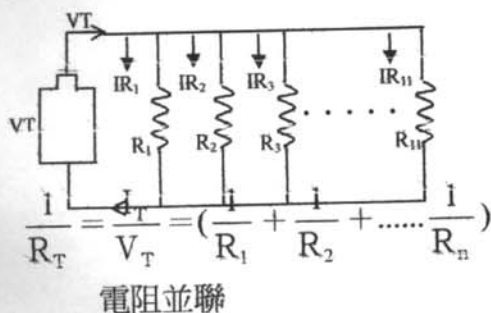


$$V_T = I_T R_1 + I_T R_2 + \dots + I_T R_n \\ = I_T (R_1 + R_2 + \dots + R_n)$$

$$\therefore R_T = \frac{V_T}{I} = R_1 + R_2 + \dots + R_n \text{ 電阻串聯電}$$

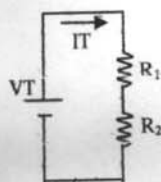
流流入為正，流出為負。

10.克希荷夫電流定律，流出的電流，等於流回之電流在並聯電路時，在元件上之壓降均相等。



$$I_T = \frac{V_T}{R_1} + \frac{V_T}{R_2} + \frac{V_T}{R_2} + \dots + \frac{V_T}{R_n} \\ = V_T \left(\frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n} \right)$$

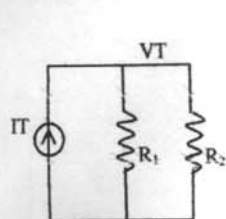
11.分壓定理：



$$I_{R2} = I_T = V_T / R_T = V_T / (R_1 + R_2)$$

$$VR_2 = I_T \times R_2 = \frac{V_T}{R_1 + R_2} \times R_2 = \frac{R_2}{R_1 + R_2} \times V_T \text{ — 分壓定理}$$

12. 分流定理：

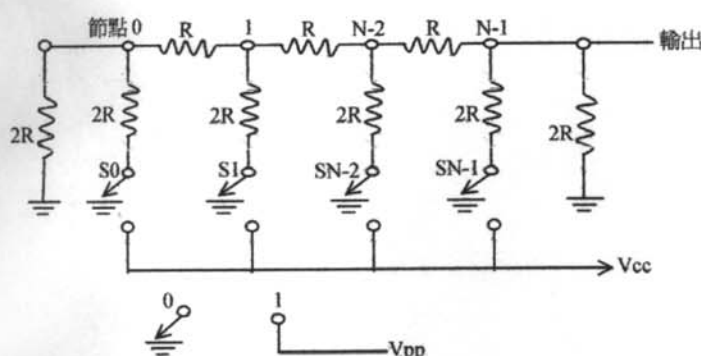


$$VR_2 = V_T = I_T \left(\frac{1}{\frac{1}{R_1} + \frac{1}{R_2}} \right) = I_T \cdot \frac{R_1 \cdot R_2}{R_1 + R_2}$$

$$IR_2 = V_T / R_2 = I_T \frac{R_1 \cdot R_2}{R_1 + R_2} \times \frac{1}{R_2} = I_T \frac{R_1}{R_1 + R_2}$$

13. 重疊定理：即在線路上有多個電源時，可先保留一個電源，計算其對負載上之效率，再算第二個，第三個到最後一個電源之效率，並將效率全部加起來。使用重疊定理時電壓源內阻為 0，須短路；電流源內阻無窮大須開路。

14. D/A 轉換器



由任何一個節點處朝左或朝右看電阻均為 2R

將 SN-1 接 1 處，其餘接 0 處，輸出電壓為 $\frac{1}{3} V_{CC}$ ，

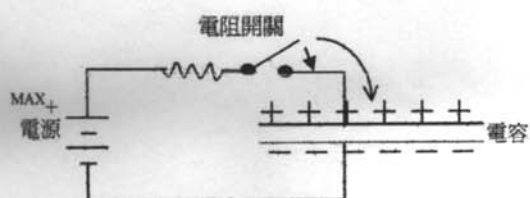
若將 SN-2 接 1 處，其餘接 0 處輸出電壓為 $\frac{1}{3} \left(\frac{1}{2} V_{CC} \right)$

若將 S₁ 接 1 處，其餘接 0 處輸出電壓為 $\frac{1}{3} \left(\frac{1}{4} V_{CC} \right)$

若將 S₂ 接 1 處，其餘接 0 處輸出電壓為 $\frac{1}{3} \left(\frac{1}{8} V_{CC} \right)$

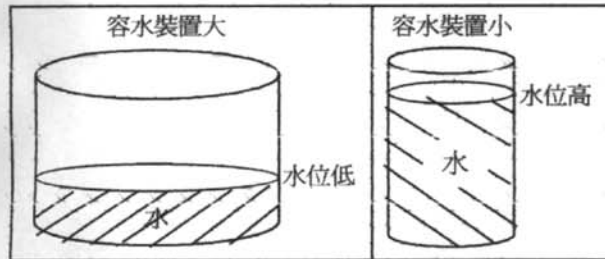
若有 2 個以上開關接 1 處則利用重疊原理即可

15. 電容介紹：電容基本架構為兩片平行板。如下圖：當開關閉合時，便從電源正端提供出電荷流向平行板上方，便有電子從電源負端流向平行下方。而使平



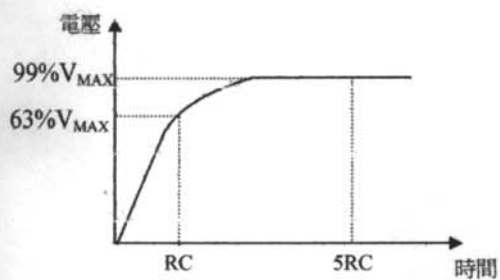
行板上有電壓，而平行上之容電程度為 $Q=CV$

例：



在一樣多的水，在容水裝置大的水位會較低，在容水裝置小的會較高。

充電曲線：
電容上之電壓



$$V_C = V_{MAX}(1 - e^{-\frac{t}{RC}})$$

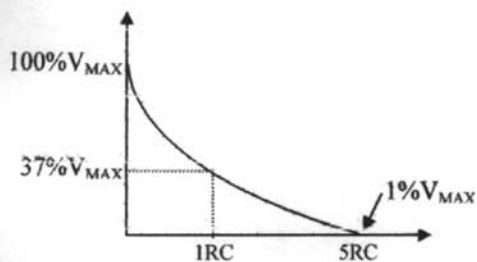
$$Q = CV \Rightarrow It = CV$$

$$\Rightarrow T = \frac{V}{i} C = RC$$

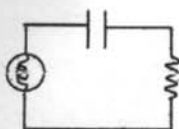
$$\Downarrow$$

$$i = RC$$

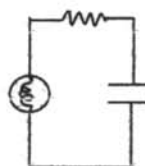
電阻上之電壓
與電容電壓加起來為 V_{MAX}



電容可通過交流，阻止直流

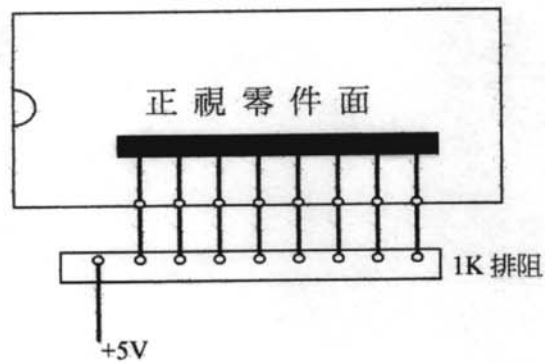


高通電路
微分電路



低通電路
積分電路

8255 $P_{C0} \sim P_{C7}$ (CARD A)



由 13、14、17、18 腳進入 373，而 373 有一個重要的 out-control 接在 SW 及二極體上，構成一組完整的 ON、OFF 電路系統。

